

壹、發明名稱：(中文/英文)

中文發明名稱

擺動時脈產生電路及其方法

英文發明名稱

WOBBLE CLOCK GENERATOR AND DRIVING METHOD THEREOF

貳、申請人：

參、發明人：

肆、聲明事項：

伍、中文發明摘要：

本發明係提供一種光碟機之擺動時脈產生電路，其包含有一運算電路以及一鎖相電路。運算電路係用來依據一參考時脈計數一擺動訊號之週期產生一週期計數值，以及比較一平均計數值與該週期計數值輸出一控制訊號。鎖相電路係電連接於運算電路，用來依據控制訊號與擺動訊號產生一擺動時脈。鎖相電路於控制訊號對應於一第一邏輯準位時比較擺動訊號與擺動時脈來調整擺動時脈同步於擺動訊號，以及於控制訊號對應於一第二邏輯準位時維持擺動時脈而不調整擺動時脈同步於擺動訊號。

陸、英文發明摘要：

A wobble clock generator with a protective mechanism capable of avoiding interference generated from a phase-modulated wobble signal. The wobble clock generator has a logic circuit and a phase lock loop. The logic circuit is capable of figuring out a period count value by counting a period of a wobble signal according to a reference clock, and is capable of comparing an average value with the period count value for outputting a control signal. The phase lock loop is electrically connected to the logic circuit for generating a wobble clock according to the control signal and the wobble signal. When the control signal corresponds to a first logic level, the phase lock loop compares the wobble signal with the wobble clock to drive the wobble clock to be synchronized with the wobble signal. When the control signal corresponds to a second logic level, the phase lock loop holds the wobble signal without driving the wobble clock to be synchronized with the wobble signal.

柒、指定代表圖：

(一)本案指定代表圖為：第（ 十 ）圖。

(二)本代表圖之元件代表符號簡單說明：

80	擺動時脈產生電路	82	帶通濾波器
84、104	截波器	86	運算電路
88	鎖相電路	90	參考時脈產生器
92	計數器	94	平均運算單元
96	比較運算單元	98	相位-頻率比較器
100	迴路濾波器	102	壓控振盪器

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

玖、發明說明：

【發明所屬之技術領域】

本發明提供一種光碟機之擺動時脈產生電路，尤指一種具有保護機制並可依據相位調變之擺動訊號產生一擺動時脈之擺動時脈產生電路。

【先前技術】

在現代的資訊社會中，如何整理儲存大量的資訊，是資訊業界最關心的課題之一。在各種儲存媒介中，光碟片（optical disc）以其輕薄的體積，高密度的儲存容量，成為最普遍的高容量資料儲存媒介之一。然而，隨著多媒體技術的發展，由於一般的 CD 光碟片其容量大約僅有 650MB 左右，因此已經無法滿足業界的需求，所以業界便另提出新的光碟片規格以增加單一光碟片可儲存資料的容量，例如習知的多功能數位碟片（digital versatile disc, DVD），其大小與一般的 CD 光碟片相同，但是其容量卻遠大於 CD 光碟片。一般而言，多功能數位碟片一開始主要係應用於儲存影音資料，亦即習知的 DVD 影音光碟（DVD-Video disc），由於 DVD 影音光碟於一記錄層上可紀錄大約 4.7GB 的資訊，換句話說，至少可將兩小時的影片儲存於該記錄層

上，所以隨著 DVD 影音光碟的普及，多功能數位碟片也逐漸地應用於其他領域中。由於單一多功能數位碟片即可紀錄大量的資料，因此一電腦系統即可經由單一多功能數位碟片來讀取所需的全部資料，亦即相較於小容量的 CD 光碟片而言，該電腦系統便不需執行換片的繁雜操作來讀取所需資料。

如同 CD 光碟片一般，為便於內儲資訊的管理，多功能數位碟片上儲存資料的區域亦會被區分成許多小記錄區(frame)；而多功能數位碟片上所儲存的資訊都會依照一定的規畫儲存在多功能數位碟片上的各記錄區中。所以，要將資訊寫入一可寫式多功能數位碟片時，光碟燒錄機必須要先確定該可寫式多功能數位碟片上各記錄區的規畫情形，才能正確地將資料寫入該可寫式多功能數位碟片中。為了要記錄與各記錄區相關的資訊，可寫式多功能數位碟片也有特殊的構造來記錄相關的資訊以定址(addressing)所紀錄的資料。對於符合 DVD+R 規格的可錄式多功能數位碟片與符合 DVD+RW 規格的可重複寫入式多功能數位碟片來說，該資訊即為位址資料(address in pregroove, ADIP)。

圖一為光碟機之光學讀取頭 31 讀取一光碟片的示意圖。光學讀取頭 31 上除了有讀取資料軌跡上記錄記號 30 的光接收器(未顯示)之外，還有四個感測器，Sa、Sb、Sc、Sd，用來讀取擺動軌跡中資訊。於圖一中，感測器 Sa 及 Sd 的位置對應於光碟片反射面上資料軌跡的溝槽，感測器 Sb 及 Sc 的位置則對應於擺動軌跡凸出於光碟片反射面的部份；因為溝槽與凸出部份的反射特性不同，感測器 Sa、Sb、Sc、Sd 感測到的雷射光反射量也不同。將感測器 Sa 至 Sd 的感測到的反射量相減並化成為電氣訊號，就可得到一擺動訊號。隨著光碟片轉動，光學讀取頭 31 也會沿箭頭 32 的方向掠過光碟片的反射面，並順著軌道沿路拾取各感測器的量測值。固定在光學讀取頭 31 上的感測器 Sa 至 Sd，就會隨光學讀取頭 31 之移動而掠過擺動軌跡的不同蜿蜒處，而得到不同的感測值。譬如說，當光學讀取頭 31 到達位置 P1 時，本來在溝槽上方的感測器 Sa、Sd 會移動到擺動軌跡凸出部份的上方；相對地本來在凸出部份上方的感測器 Sb、Sc，則會移動到溝槽上方，這樣兩感測器的感測值都會改變，將兩感測器感測值相減所得之擺動訊號也會隨之改變。所以，光學讀取頭 31 便可經由擺動軌跡而產生一擺動訊號(wobble signal)，而該擺動訊號可經由一解碼程序讀出位址資料(ADIP)。

如業界所習知，位址資料係以相位調變(phase modulation, PM)方式紀錄於

擺動訊號中，而光碟片上的每二個記錄區會對應 93 個擺動週期，其中 8 個擺動週期係以相位調變方式來紀錄位址資料。

由於位址資料係以相位調變方式紀錄於擺動訊號中，因此光碟機必須使用一位址資料解碼器（ADIP decoder）來擷取出該位址資料。請參閱圖二，圖二為習知類比位址資料解碼器 40 的示意圖。位址資料解碼器 40 包含有一延遲電路（delay circuit）42，一合成電路（mixer）44，一鎖相電路（delay lock loop, DLL）46，一除頻器（frequency divider）48，以及一 XOR 邏輯運算電路 50。首先，依據習知三角函數可知

$$\sin(\theta) * \cos(\theta) = \frac{1}{2} \sin(2\theta) \quad \text{方程式(1)}$$

因此，當擺動訊號以 $\sin(\theta)$ 表示時，則依據方程式(1)可以得到 $0.5 * \sin(2\theta)$ ，如前所述，位址資料係以相位調變方式紀錄於擺動訊號中，所以當對應位址資料之擺動訊號產生 180 度的相位變化時，亦即擺動訊號此時係為 $\sin(\theta + 180^\circ)$ ，而依據上述方程式(1)可得到 $0.5 * \sin(2\theta + 360^\circ)$ ，即為 $0.5 * \sin(2\theta)$ ，所以便可依據相位調變之擺動訊號來產生一非相位調變之擺動時脈。類比位址資料解碼器 40 係依據上述概念來產生該非相位調變之擺動時脈，並依據該擺動時脈來對該擺動訊號進行解碼的操作以讀出位址資料。

如圖二所示，訊號 S1 係為擺動訊號，而延遲電路 42 係用來延遲訊號 S1 以產生訊號 S2，此外延遲電路 42 係延遲訊號 S1 達半個週期，亦即訊號 S2 與訊號 S1 之相位差為 90° ，若訊號 S1 以 $\sin(\theta)$ 表示，則訊號 S2 則為 $\sin(\theta + 90^\circ)$ ，亦即訊號 S2 對應 $\cos(\theta)$ 。合成電路 44 係用來對訊號 S1、S2 進行乘法運算以輸出訊號 S3，依據方程式(1)可知訊號 S3 係對應於 $0.5 * \sin(2\theta)$ ，亦即訊號 S3 的頻率係為訊號 S1 之頻率的兩倍。然後鎖相電路 46 便依據訊號 S3 來驅動訊號 S4 同步於訊號 S3，亦即鎖相電路 46 可輸出對應 $\sin(2\theta)$ 的訊號 S4，而除頻器 48 再處理訊號 S4 以產生頻率為訊號 S4 之一半的訊號 S5。請注意，訊號 S5 係為非相位調變之擺動時脈，而訊號 S1 係為相位調變之擺動訊號，因此當訊號 S5 與訊號 S1 經由 XOR 邏輯運算電路 50 進行一 XOR 邏輯運算後，便可解出訊號 S1 中產生相位變化之週期而取得位址資料 ADIP。由於類比電路無法準確地微分訊號 S1 來產生訊號 S2，因此必須透過延遲電路 42 來達到由 $\sin(\theta)$ 產生相對應 $\cos(\theta)$ 的運算，亦即延遲電路 42 需延遲訊號 S1 其半個週期，然而，若光碟片的轉速不斷變化，則由光碟片讀取之訊號 S1 會改變其頻率，亦即延遲電路 42 必須不斷依據訊號 S1 之週期來調整其延遲訊號 S1 的大小，因此造成延遲電路 42 的電路複雜而不易設計與實作。

請參閱圖三，圖三為習知數位位址資料解碼器 60 的示意圖。位址資料解碼

器 60 包含有一類比/數位轉換器 (analog-to-digital converter, ADC) 62, 一微分運算電路 (differentiator) 64, 一乘法器 (multiplier) 66, 一鎖相電路 68, 一除頻器 70, 以及一 XOR 邏輯運算電路 72。數位位址資料解碼器 60 亦依據上述方程式 (1) 來產生該非相位調變之擺動時脈以用來對該擺動訊號進行解碼的操作。訊號 S1 係為類比的擺動訊號, 因此類比/數位轉換器 62 係將類比訊號 S1 轉換為相對應的數位訊號 S2 以便後續的數位訊號處理 (digital signal processing)。微分運算電路 64 則對訊號 S2 進行微分運算以產生相對應訊號 S3, 若類比的訊號 S1 係對應 $\sin(\theta)$, 則經由類比/數位轉換器 62 進行取樣與量化後, 數位的訊號 S2 亦可視為等效於 $\sin(\theta)$, 因此 $\sin(\theta)$ 於微分處理後對應 $\cos(\theta)$, 亦即訊號 S3 即對應於 $\cos(\theta)$ 。乘法器 66 係用來對訊號 S2、S3 進行乘法運算以輸出訊號 S4, 依據方程式(1)可知訊號 S4 會對應於 $0.5 * \sin(2\theta)$, 亦即訊號 S4 的頻率係為訊號 S2 之頻率的兩倍。然後鎖相電路 68 便依據訊號 S4 來驅動訊號 S5 同步於訊號 S4, 亦即鎖相電路 68 可輸出對應 $\sin(2\theta)$ 的訊號 S5, 而除頻器 70 可處理訊號 S5 以產生頻率為訊號 S5 之一半的訊號 S6。請注意, 訊號 S2、S3、S4、S5、S6 係為數位訊號, 其中訊號 S6 係對應非相位調變之擺動時脈, 而訊號 S2 係為相位調變之擺動訊號, 因此當訊號 S6 與訊號 S2 經由 XOR 邏輯運算電路 72 進行一 XOR 邏輯運算後, 便可解出訊號 S2 中產生相位變化之週期而取得位址資料 ADIP。數位位址資料解碼器 60 於運作時, 其係先將類比的擺動訊號數位化後再進行微分運算, 因此類比/數位轉換器 62 與微分運算電路 64 必須具有極高的運算處理速度, 且為了避免類比訊號轉換為數位訊號時產生失真, 因此類比/數位轉換器 62 必須使用較多位元數來量化類比訊號, 對於高倍速的 DVD+R 光碟機與 DVD+RW 光碟機而言, 數位位址資料解碼器 60 的生產成本很高而影響 DVD+R 光碟機與 DVD+RW 光碟機的市場競爭力。

【發明內容】

本發明提供一種具有保護機制並可依據相位調變之擺動訊號產生一擺動時脈之擺動時脈產生電路, 用來依據一相位調變之輸入訊號以產生一非相位調變之目標時脈訊號。以解決上述問題。

本發明之時脈訊號產生電路包含有一運算電路以及一鎖相電路 (phase lock loop, PLL)。該運算電路係用來依據一參考時脈計數該輸入訊號之週期產生一週期計數值, 以及比較一平均計數值與該週期計數值輸出一第一保護訊號。該鎖相電路係連接於該運算電路, 用來依據該第一保護訊號與該輸入訊號產生該目標時脈訊號, 其中該鎖相電路於該第一保護訊號對應於一第一邏輯準位時比較該輸入訊號與該目標時脈訊號來調整該目標時脈訊號同步於該輸入訊號, 以及於該第一保護訊號對應於一第二邏輯準位時以不調整該目標時脈訊號同步於該輸入訊號之方式維持該目標時脈訊號。

本發明另提供一種時脈訊號產生方法，用來依據一相位調變之輸入訊號產生一非相位調變之目標時脈訊號。該時脈訊號產生方法包含有以一參考時脈計數該輸入訊號之週期產生一週期計數值；比較一平均計數值與該週期計數值輸出一第一保護訊號；依據該第一保護訊號與該輸入訊號產生該目標時脈訊號，當該第一保護訊號對應於一第一邏輯準位時，比較該輸入訊號與該目標時脈訊號來調整該目標時脈訊號同步於該輸入訊號，以及當該第一保護訊號對應於一第二邏輯準位時，以不調整該目標時脈訊號同步於該輸入訊號之方式維持該目標時脈訊號。

不管該相位調變之擺動訊號如何變動，本發明擺動時脈產生電路都可動態地依據該相位調變之擺動訊號產生所需之非相位調變的擺動訊號，此外，本發明擺動時脈產生電路的電路架構十分簡單而易於實施，所以其製造成本低廉，並可應用任何的 DVD+R 光碟機或 DVD+RW 光碟機中。

【實施方式】

請參閱圖四，圖四為本發明擺動時脈產生電路 80 的功能方塊圖。擺動時脈產生電路 80 包含有一帶通濾波器 (band-pass filter, BPF) 82，一截波器 (slicer) 84，一運算電路 86，以及一鎖相電路 (phase lock loop, PLL) 88。運算電路 86 包含有一參考時脈產生器 90，一計數器 (counter) 92，一平均運算單元 94，以及一比較運算單元 96。鎖相電路 88 則包含有一相位-頻率比較器 (phase-frequency detector, PFD) 98，一迴路濾波器 (loop filter) 100，一壓控振盪器 (voltage-controlled oscillator, VCO) 102，以及截波器 104。擺動時脈產生電路 80 係應用於一 DVD+R 光碟機或一 DVD+RW 光碟機，而由於對於符合 DVD+R 規格或 DVD+RW 規格的光碟片而言，其位址資料係以相位調變方式記錄於相對應擺動訊號中，因此必須利用非相位調變之擺動時脈來解出該位址資料，亦即擺動時脈產生電路 80 係用來產生該擺動時脈 (亦即圖四所示之訊號 S3) 以解碼相位調變之擺動訊號 (亦即圖四所示之訊號 S0)。本實施例中，帶通濾波器 84 具有高 Q 值 (Q factor)，用來處理訊號 S0 而產生訊號 S1，此外，訊號 S0 中對應相位調變之週期經由帶通濾波器 84 處理後會造成相位遲滯的現象，且其頻率會不穩定地產生變動。然後，截波器 84 即用來將訊號 S1 (弦波) 轉換為訊號 S2 (方波)，此外截波器 84 會同時輸出訊號 S2 至運算電路 86 以及鎖相電路 88。

對於鎖相電路 88 而言，相位-頻率比較器 98 會比較訊號 S2 與訊號 S4 之間頻率與相位的差量來輸出控制訊號 UP 與控制訊號 DN。當相位-頻率比較器 98 輸出控制訊號 UP 與控制訊號 DN 至迴路濾波器 100 時，迴路濾波器 100 便依據控制訊號 UP 與控制訊號 DN 來輸出一直流控制電壓 Vc 至壓控振盪器 102，一般而言，迴路濾波器 100 中會設置有電壓提昇電路 (charge pump)，因此當該電壓提昇電路接收到控制訊號 UP 時便會調升直流控制電壓 Vc，以及當該電壓提昇電路接收到控制訊號 DN 時便會調降直流控制電壓 Vc，此外，迴路濾波器 100

另會設置一低通濾波器來穩定直流控制電壓 V_c 的輸出。然後，壓控振盪器 102 便依據直流控制電壓 V_c 來控制其輸出之訊號 S3 的頻率。此外，訊號 S3（弦波）會再經由截波器 104 轉換為訊號 S4（方波）而迴授至相位-頻率比較器 98，如上所述，鎖相電路 88 可經由一迴授機制來不斷地校正訊號 S4 與訊號 S2 之間的頻率與相位誤差，直到訊號 S4 鎖定訊號 S2 而達到同相。

舉例來說，若訊號 S4 的正緣（rising edge）提前於訊號 S2 的正緣前形成，則會觸發相位-頻率比較器 98 產生控制訊號 DN 以用來降低直流控制電壓 V_c ，亦即降低訊號 S3 之頻率而因此遞延訊號 S4 之下一回正緣的產生時間，以修正目前訊號 S4 之相位領先訊號 S2 之相位的狀態，而當訊號 S2 的正緣稍後形成時，相位-頻率比較器 98 會觸發控制訊號 UP 產生一脈衝（impulse），並隨即同時重置控制訊號 UP、DN 而完成一次相位校正的操作；相反地，若訊號 S2 的正緣提前於訊號 S4 的正緣前形成，則會觸發相位-頻率比較器 98 產生控制訊號 UP 以用來提升直流控制電壓 V_c ，亦即增加訊號 S3 之頻率而提早訊號 S4 之下一回正緣的產生時間，以修正目前訊號 S4 之相位落後訊號 S2 之相位的狀態，而當訊號 S4 的正緣稍後形成時，相位-頻率比較器 98 會觸發控制訊號 DN 產生一脈衝，並隨即同時重置控制訊號 UP、DN 而完成一次相位校正的操作。此外，當訊號 S4 與訊號 S2 同相時，訊號 S4 與訊號 S2 之正緣會同時觸發相位-頻率比較器 98 產生控制訊號 UP 與控制訊號 DN，並隨即同時重置控制訊號 UP 與控制訊號 DN，由於控制訊號 UP 與控制訊號 DN 係分別用來提升與降低直流控制電壓 V_c ，且控制訊號 UP 與控制訊號 DN 被觸發的持續時間（duration）相同，因此當訊號 S4 與訊號 S2 同相時，鎖相電路 88 不會校正直流控制電壓 V_c 而繼續維持訊號 S3。

依據已知 DVD+R 與 DVD+RW 規格，對於讀取白光碟片的擺動訊號而言，一位址資料單元（ADIP unit）對應有 93 個擺動週期，其中 8 個擺動週期係以相位調變來紀錄同步單元（ADIP sync unit）或資料單元（ADIP data unit），另外的 85 個擺動週期並未經由相位調變來紀錄任何資訊，亦即該 8 個相位調變之擺動週期會影響訊號 S2 而造成其頻率不穩定。若鎖相電路 88 依據頻率不穩定的訊號 S2 來控制訊號 S3 的頻率與相位，則會造成訊號 S3 的頻率亦會不穩定。舉例來說，當鎖相電路 88 於該 85 個非相位調變之擺動週期的時段中完成鎖定正確相位與正確頻率的訊號 S3，且可用來進行訊號 S1 中位址資料的解碼操作，然而當後續 8 個相位調變之擺動週期開始輸入擺動時脈產生電路 80 時，鎖相電路 88 的上述錯誤運作會於造成訊號 S3 的相位與頻率分別偏移其目標值，因此造成擺動時脈產生電路 80 無法持續地輸出穩定的訊號 S3，此外，若訊號 S3 的相位與頻率分別大幅地偏移其目標值，則鎖相電路 88 便需較長時間來重新鎖定所要的訊號 S3，亦即使得鎖相電路 88 的效能不彰。所以，對於本實施例之運算電路 86 而言，其主要目的係提供一保護機制以避免鎖相電路 88 於接收到頻率不穩定的訊號 S2

(亦即訊號 S2 中對應相位調變的時段) 時卻驅動訊號 S3 同相於訊號 S2。參考時脈產生器 90 係用來輸出一預定頻率的參考時脈 CLK，例如該預定頻率為 33MHz。計數器 92 則依據參考時脈 CLK 來計算於訊號 S2 之一週期中，參考時脈 CLK 之正緣 (rising edge) 或負緣觸發計數器 92 的次數，亦即計數器 92 係用來計算訊號 S2 之每一週期中包含有多少個參考時脈 CLK 的週期，因此便可依據計數器 92 輸出的計數值 PRD 來判斷訊號 S2 之週期的長短。平均運算單元 94 則逐一接收對應訊號 S2 之各週期的計數值 PRD，並依據複數個計數值 PRD 來計算其計數平均值 AVGPRD，舉例來說，平均運算單元 94 每連續接收 16 個計數值 PRD 便產生一相對應計數平均值 AVGPRD。計數器 92 除了輸出計數值 PRD 至平均運算單元 94 外，其亦會將計數值 PRD 輸出至比較運算單元 96，本實施例中，比較運算單元 96 係用來比較計數值 PRD 與計數平均值 AVGPRD 以判斷對應該計數值 PRD 的訊號 S2 是否進入頻率不穩定的狀態，亦即訊號 S0 中相位調變的週期是否已開始輸入擺動時脈產生電路 80。然後，比較運算單元 96 便輸出一保護訊號 PRDNC1 至相位-頻率比較器 98，用來驅動相位-頻率比較器 98 停止輸出控制訊號 UP、DN，由於迴路濾波器 100 此時沒有接收控制訊號 UP、DN，所以直流控制電壓 Vc 仍會維持不變，換句話說，壓控振盪器 102 仍會保持目前鎖定的訊號 S3，而不會對訊號 S3 之頻率進行任何校正。

綜合上述，當訊號 S0 中對應相位調變的週期開始輸入擺動時脈產生電路 80 而造成訊號 S2 的頻率不穩定地變動時，本實施例所使用之運算電路 86 會輸出保護訊號 PRDNC1 以驅動鎖相電路 88 暫時停止依據不穩定的訊號 S2 來鎖定訊號 S3，直到訊號 S0 中對應非相位調變的週期開始輸入擺動時脈產生電路 80 而使訊號 S2 對應穩定的頻率為止，此時，運算電路 86 會重置保護訊號 PRDNC1 以使相位-頻率比較器 98 可繼續輸出控制訊號 UP、DN 至迴路濾波器 100，因此，鎖相電路 88 便繼續運作來鎖定訊號 S3 與訊號 S2 同相。

請參閱圖五，圖五為圖四所示之計數器 92 與平均運算單元 94 的操作時序圖。由上而下分別代表訊號 S2，計數值 PRD，以及計數平均值 AVGPRD。如上所述，訊號 S1 (弦波) 係經由截波器 84 以一截波準位 (slice level) 轉換為相對應方波 (亦即訊號 S2)，而訊號 S1 係由光碟片所讀取之擺動訊號 (亦即訊號 S0) 經由帶通濾波器 82 處理所產生。如前所述，訊號 S0 中以相位調變之週期經由高 Q 值的帶通濾波器 82 處理後，最後會造成訊號 S2 的頻率於一時段中產生波動而不穩定，如圖五所示，訊號 S5 於時間 T1 後，由於受到訊號 S0 中相位調變週期的影響，因此使得訊號 S5 的頻率不穩定。此外，如前所述，計數器 92 會使用參考時脈產生器 90 所輸出的參考時脈 CLK 來計算訊號 S2 之各週期所對應之參考時脈 CLK 的週期數，一般而言，參考時脈 CLK 的頻率需大於訊號 S2 的平均頻率以計算訊號 S2 之各週期所對應之參考時脈 CLK 的週期數，例如本實施例可使用頻率為 33MHz 或 26.16Mhz 的參考時脈 CLK 來計數平均頻率趨近 817.5KHz

的訊號 S2。當運算電路 86 開始啟動時，由於計數器 92 尚未產生任何計數值，因此平均運算單元 94 會設定計數平均值 AVGPRD 為一初始值（例如 0），且當比較運算單元 96 於接收到計數平均值 AVGPRD 等於該初始值時會停止比較計數值 PRD 與計數平均值 AVGPRD。本實施例中，當計數器 92 完成計數訊號 S2 之 64 個週期後，平均運算單元 94 依據計數器 92 所輸出的計數值 PRD（圖五所示之 N1~N64）來計算一計數平均值 AVGPRD（圖五所示之 M1），亦即

$$M1 = (\sum_{i=1}^{64} Ni) / 64$$

然後，當計數器 92 於時間 T1 後完成計數訊號 S2 之 16 個週期時，平均運算單元 94 依據計數器 92 所輸出的計數值 PRD（圖五所示之 N65~N80）來計算一計數平均值 AVGPRD（圖五所示之 M2），亦即

$$M2 = (\sum_{i=65}^{80} Ni) / 16$$

同樣地，於時間 T2 後，每當計數器 92 完成計數訊號 S2 之 16 個週期後，平均運算單元 94 即會依據計數器 92 所輸出的計數值 PRD 來計算一計數平均值 AVGPRD。請注意，本實施例中，由於一開始時，計數平均值 AVGPRD 從時間 T0 起係為一初始值而無法被比較運算單元 96 使用，因此為了使求出的數值 M1 可趨近訊號 S2 之非相位調變週期應對應之參考訊號 CLK 的週期數，所以平均運算單元 94 一開始時係使用較多連續的計數值（例如 64 個計數值）來產生數值 M1，以避免受訊號 S2 之相位調變週期影響而大幅地偏移一目標值（亦即訊號 S2 之非相位調變週期所對應之參考訊號 CLK 之週期數）。舉例來說，一位址資料單元係對應 93 個擺動週期，其中 8 個擺動週期係以相位調變來紀錄位址資料之同步單元或位址資料之資料單元，而另外的 85 個擺動週期並未經由相位調變，由於平均運算單元 94 使用 64 個計數值來計算數值 M1，假設 64 個計數值中有 8 個計數值係因為上述 8 個相位調變之擺動週期影響而各自偏離該目標值，然而仍然有 56 個計數值分別對應該目標值，因此經由平均運算後，數值 M1 可確保仍會趨近於該目標值。所以，當平均運算單元 94 一開始時係使用較多計數值來產生數值 M1 後，比較運算單元 96 可正確地使用數值 M1 來判斷訊號 S2 之後續 16 個週期中是否有對應相位調變之週期。同樣的道理，於時間 T1 後，每當計數器 92 完成計數訊號 S2 之 16 個週期後，平均運算單元 94 即會依據計數器 92 所輸出的計數值 PRD 來計算一計數平均值 AVGPRD，假設 16 個計數值中有 8 個計數值係因為上述 8 個相位調變之擺動週期影響而各自偏離該目標值，然而，仍然有 8 個計數值分別對應該目標值，因此經由平均運算後，數值 M2 亦不會因此而大幅地偏移該目標值。請注意，本實施例可依據需求來調整平均運算單

元 94 產生計數平均值 AVGPRD 所處理的計數值 PRD 之數量，亦即本實施例未限定使用上述之 16 個計數值 PRD 或 64 個計數值 PRD。

請參閱圖六，圖六為圖四所示之比較運算單元 96 的操作時序圖。由上而下分別代表計數值 PRD，計數平均值 AVGPRD，以及保護訊號 PRDNC1。當讀取光碟片之擺動軌跡以產生擺動訊號時，由於光碟機之轉軸（spindle）之轉速的輕微變動或該光碟片本身偏心（disc eccentricity or disc run-out）所造成的震動均會影響擺動訊號的形成，因此平均運算單元 94 於比較計數值 PRD 與計數平均值 AVGPRD 時，其係先計算計數值 PRD 與計數平均值 AVGPRD 之差量，然後判斷該差量是否大於一預定臨界值來決定對應該計數值 PRD 的週期是否受相位調變所影響。舉例來說，設定該預定臨界值為目前取得之計數平均值 AVGPRD 的四分之一 ($1/4$) 或八分之一 ($1/8$)，所以若該差量超過 $(1/4) \times \text{AVGPRD}$ 或 $(1/8) \times \text{AVGPRD}$ ，則比較運算單元 96 會觸發保護訊號 PRDNC1 以驅動相位-頻率比較器 98 停止輸出控制訊號 UP、DN。於圖六中，為了便於說明，計數值 PRD 與計數平均值 AVGPRD 以十進位數值表示。假設預定臨界值係為計數平均值 AVGPRD 的八分之一，而於時間 T1~T2 中，複數個計數值 PRD 與計數平均值 AVGPRD 之差量均未大於預定臨界值，因此保護訊號 PRDNC1 未被觸發而保持低邏輯準位。於時間 T2 時，平均運算單元 94 依據時間 T1~T2 中的複數個計數值 PRD 重新計算計數平均值 AVGPRD，如圖六所示，計數平均值 AVGPRD 為 28，此時預定臨界值等於 4，而於時間 T2~T3 中，計數器 92 所算出的計數值 PRD 為 38，其與計數平均值 AVGPRD 之差量超過預定臨界值，所以當比較運算單元 96 於時間 T3 比較計數值 PRD 與計數平均值 AVGPRD 時，比較運算單元 96 隨即觸發保護訊號 PRDNC1 由低邏輯準位轉換至高邏輯準位，同時，相位-頻率比較器 98 會停止輸出控制訊號 UP、DN。

一般而言，當訊號 S0 中相位調變之週期進入帶通濾波器 82 後會造成訊號 S1 產生頻率變動，雖然理論上訊號 S0 中每 93 個週期中僅有 8 個相位調變之週期，然而即使訊號 S0 於輸入該 8 個相位調變之週期後開始輸出非相位調變的 85 週期至帶通濾波器 82，由於帶通濾波器 82 本身的操作特性，訊號 S1 仍會持續維持不穩定頻率的狀態達一預定時段，然後才會回復頻率穩定的狀態，亦即訊號 S1 實際上對應不穩定頻率的時間會大於理想時段而不易預測。所以，當帶通濾波器 82 處理訊號 S0 而造成訊號 S1 的頻率不穩定時，相對應訊號 S2 之一週期仍可能會使計數器 92 輸出的計數值 PRD 趨近計數平均值 AVGPRD，因此若比較運算單元 96 將該狀況視為訊號 S1 已回復穩定頻率而錯誤地重置保護訊號 PRDNC1，則會使鎖相電路 88 依據不穩定的訊號 S2 來鎖定訊號 S3。因此考慮上述帶通濾波器 82 對訊號 S1 的影響以及訊號 S2 本身頻率不穩定的狀況，本實施例於判斷重置保護訊號 PRDNC1 的時序時，為了避免誤判，比較運算單元 96 會於連續複數個計數值 PRD 與計數平均值 AVGPRD 之差量均小於預定臨界值時

才會重置保護訊號 PRDNC1，因此可大幅地避免錯誤地重置保護訊號 PRDNC1。

如圖六所示，假設比較運算單元 96 會於連續 3 個計數值 PRD 與計數平均值 AVGPRD 之差量均小於預定臨界值時才會重置保護訊號 PRDNC1，因此雖然於時間 T3~T4 以及時間 T4~T5 時，計數值 PRD 與計數平均值 AVGPRD 之差量均小於預定臨界值，然而於時間 T5~T6 時，計數值 PRD 與計數平均值 AVGPRD 之差量卻突然大於預定臨界值，換句話說，訊號 S2 可能尚未對應穩定的頻率，亦即訊號 S2 仍受到訊號 S0 中相位調變之週期的影響，所以爲了避免錯誤地重置保護訊號 PRDNC1，因此於時間 T6 時，比較運算單元 96 會重新偵測是否有連續 3 個計數值 PRD 與計數平均值 AVGPRD 之差量均小於預定臨界值。明顯地，比較運算單元 96 於時間 T7~T8 中連續偵測到 3 個計數值 PRD 與計數平均值 AVGPRD 之差量均小於預定臨界值，所以於時間 T8 時才會重置保護訊號 PRDNC1。綜合上述，比較運算單元 96 於時間 T3~T8 中啟動保護訊號 PRDNC1 來避免鎖相電路 88 依據不穩定的訊號 S2 來鎖定訊號 S3，亦即本實施例透過保護訊號 PRDNC1 來保護訊號 S3，並進一步地增進鎖相電路 88 鎖定所需訊號 S3 的效能。請注意，本實施例中，比較運算單元 96 係比較計數值 PRD 與平均計數值 AVGPRD 來判斷是否啟動保護機制，其中平均計數值 AVGPRD 係經由平均運算單元 94 對複數個計數值 PRD 進行平均運算所產生，平均計數值 AVGPRD 的用途主要是用來定義訊號 S2 中非對應相位調變之週期的理想計數值，本實施例中，當一光碟片的轉速改變時，經由平均運算單元的處理，平均計數值 AVGPRD 亦會隨之調整。然而，亦可應用其他方式來設定比較運算單元 96 所要的平均計數值 AVGPRD，舉例來說，當一光碟片以等角速度方式旋轉時，便可依據該光碟機之轉軸轉速算出該光碟片上一預定位置的線速度，或者當該光碟片以等線速度方式旋轉時，便可得知該光碟片上一預定位置的線速度，換句話說，便可求出此時擺動訊號理應對應的頻率（舉例來說，當光碟片以 1X 旋轉時，擺動訊號的頻率會趨近 817.5KHz），因此便可依據參考時脈 CLK 之頻率來換算所需設定的平均計數值 AVGPRD，亦屬本發明之範疇。

如圖四所示，訊號 S2 直接輸入相位-頻率比較器 98，然而，訊號 S2 另需經由運算電路 86 處理後才輸出保護訊號 PRDNC1 至相位-頻率比較器 98，換句話說，要產生對應訊號 S2 的保護訊號 PRDNC1，計數器 92 必須完成計算計數值 PRD 的操作，平均運算單元 94 必須完成計算平均計數值 AVGPRD 的操作，以及比較運算單元 96 必須完成比較計數值 PRD 與平均計數值 AVGPRD 的操作。換句話說，頻率不穩定之訊號 S2 開始輸入相位-頻率比較器 98 的時序可能會早於比較運算單元 96 開始觸發相對應保護訊號 PRDNC1 的時序，亦即於保護訊號 PRDNC1 開始保護訊號 S3 避免受相位調變之擺動訊號影響前，不穩定的訊號 S2 已經開始輸入相位-頻率比較器 102 而影響鎖相電路 96 所產生的訊號 S3。爲了解決上述問題，本發明擺動時脈產生電路 80 另應用一提早保護的機制，其操作

敘述如下。依據 DVD+R 與 DVD+RW 的規格，光碟片上每兩個記錄區會對應 93 個擺動週期，亦即一位址資料單元係由 93 個擺動週期構成，其中 8 個擺動週期係經由相位調變來紀錄所要的位址資料，而其餘 85 個擺動週期並未應用相位調變來紀錄資訊，因此本實施例主要係利用相位調變之擺動訊號（亦即訊號 S0）中 85 個未相位調變之擺動週期來產生非相位調變之擺動訊號（亦即訊號 S3），而該非相位調變之擺動訊號便可用來與相位調變之擺動訊號進行 XOR 邏輯運算以解出位址資料。所以，若本發明擺動時脈產生電路 80 所產生的訊號 S3 可正確地解出一位址資料單元中 8 個擺動週期所對應的位址資料時，則依據 DVD+R 與 DVD+RW 的規格，後續 85 個擺動週期應與訊號 S3 同相，因此若訊號 S3 可順利解出一位址資料單元中的資料，則表示擺動時脈產生電路 80 所輸出的訊號 S3 即為所需擺動時脈，因此便可預測下一位址資料單元開始的時序，同時於該 8 個相位調變之擺動週期輸入鎖相電路 88 前一預定時間即停止相位-頻率比較器 98 輸出控制訊號 UP、DN。

請參閱圖七，圖七為圖四所示之擺動時脈產生電路 80 應用於一光碟存取系統 110 之示意圖。光碟存取系統 110 包含有一光碟片 112，一讀寫頭（pick-up head）114，一擺動時脈產生電路 80，以及一位址資料解碼電路 116。讀寫頭 114 可讀取光碟片上所設置的擺動軌跡而產生相位調變的擺動訊號（亦即訊號 S0）。如前所述，擺動時脈產生電路 80 可依據相位調變的訊號 S0 產生非相位調變的擺動訊號（亦即訊號 S3），而位址資料解碼電路 116 便可使用訊號 S3 來解出訊號 S0 中所紀錄的位址資料（ADIP），舉例來說，對訊號 S3 與訊號 S0 進行 XOR 邏輯運算即可解出原本以相位調變來紀錄的位址資料，亦即訊號 S0 中每 93 個擺動週期讀出同步單元或資料單元。此外，由於已知每 93 個擺動週期（對應一位址資料單元）中，8 個對應相位調變之擺動週期後會跟隨 85 各非相位調變之擺動週期，所以位址資料解碼電路 116 於解碼訊號 S0 的運算過程中，便可事先預測下一位址資料單元開始的第一個擺動週期何時會出現，請注意，該第一個擺動週期即會產生 180° 的相位變化，因此由圖四可知保護訊號 PRDNC1 亦依據訊號 S2 而產生，而位址資料單元開始的第一個擺動週期輸入相位-頻率比較器 98 會早於保護訊號 PRDNC1 開始保護鎖相電路 88 的時間，因此可能造成鎖相電路 88 誤動而影響原本相位與頻率正確的訊號 S3。所以，本實施例中，當鎖相電路 88 產生的訊號 S3 可使位址資料解碼電路 116 成功地解碼複數個位址資料單元後，位址資料解碼電路 116 會預測下一位址資料單元之第一個擺動週期何時出現，並於該下一位址資料單元開始處理前一預定時間觸發一保護訊號 PRDNC2 至相位-頻率比較器 98，亦即保護訊號 PRDNC2 此時取代原先保護訊號 PRDNC1 保護鎖相電路 88 的功能，如圖十五所示(??)，相較於保護訊號 PRDNC1，保護訊號 PRDNC2 可於時間 T2 前（例如時間 Tx）即驅動相位-頻率比較器停止輸出控制訊號 UP、DN。同樣地，當比較運算單元 96 於連續複數個計數值 PRD 與計數平均值 AVGPRD 之差量均小於預定臨界值時會同時重置保護訊號 PRDNC1 與保護訊號

PRDNC2。

相較於習知技術，本發明擺動時脈產生電路利用原先相位調變之擺動訊號來產生非相位調變之擺動訊號，而相位調變之擺動訊號包含有相位調變之擺動週期與非相位調變之擺動週期，因此當本發明擺動時脈產生電路應用鎖相電路來鎖定該非相位調變之擺動訊號同相於該非相位調變之擺動週期時，本發明擺動時脈產生電路另使用一運算電路計算該相位調變之擺動訊號的週期長短來產生保護訊號，以便該相位調變之擺動週期輸入該鎖相電路時暫停該鎖相電路的鎖相運作。此外，當該非相位調變之擺動訊號可成功地解出該相位調變之擺動訊號中編碼的位址資料時，本發明擺動時脈產生電路可啟動一提前保護的機制以進一步地控制該鎖相電路穩定地鎖定該非相位調變之擺動訊號。不管該相位調變之擺動訊號如何變動，本發明擺動時脈產生電路都可動態地依據該相位調變之擺動訊號產生所需之非相位調變的擺動訊號，此外，本發明擺動時脈產生電路的電路架構十分簡單而易於實施，且其製造成本低廉，並可應用任何的 DVD+R 光碟機或 DVD+RW 光碟機中。

【圖式簡單說明】

圖式之簡單說明

圖一為光碟機之光學讀取頭讀取光碟片的示意圖。

圖二為習知類比位址資料解碼器的示意圖。

圖三為習知數位位址資料解碼器的示意圖。

圖四為本發明時脈產生電路之示意圖。

圖五為圖四所示之計數器與平均運算單元的操作時序圖。

圖六為圖四所示之比較運算單元的操作時序圖。

圖七為圖四所示之擺動時脈產生電路應用於一光碟存取系統之示意圖。

圖式之符號說明

30	記錄記號	31	光學讀取頭
34a、34b、34c	擺動訊號	40、60、116	位址資料解碼器
42	延遲電路	44	合成電路
46、68	鎖相電路	48、70	除頻器
50、72	XOR 邏輯運算電路	62	類比/數位轉換器
64	微分運算電路	66	乘法器
80	擺動時脈產生電路	82	帶通濾波器
84、104	截波器	86	運算電路
88	鎖相電路	90	參考時脈產生器
92	計數器	94	平均運算單元

96	比較運算單元	98	相位-頻率比較器
100	迴路濾波器	102	壓控振盪器
110	光碟存取系統	112	光碟片
114	讀寫頭		

拾、申請專利範圍：

- 一時脈訊號產生電路，用來依據一相位調變之輸入訊號以產生一非相位調變之目標時脈訊號，該時脈訊號產生電路包含有：

一運算電路，用來依據一預定頻率之參考時脈計數該輸入訊號於該預定頻率間之週期數以得到一週期計數值，以及比較一平均計數值與該週期計數值輸出一第一保護訊號，其中該平均計數值為複數個該週期計數值之平均；以及

一鎖相電路，連接於該運算電路，用來接收該輸入訊號該第一控制訊號，用以產生該目標時脈訊號，而該目標時脈訊號會回授至該鎖相電路之輸入端，根據該第一保護電路之邏輯準位決定是否調整該目標時脈訊號同步於該輸入訊號；

其中當第一保護訊號對應於一第一邏輯準位時比較該輸入訊號與該目標時脈訊號來調整該目標時脈訊號同步於該輸入訊號，以及當該第一保護訊號對應於一第二邏輯準位時以不調整該目標時脈訊號同步於該輸入訊號之方式維持該目標時脈訊號。
- 如申請專利範圍第 1 項所述之時脈訊號產生電路，其中該運算電路包含有：

一參考時脈產生器，用來產生對應該預定頻率之該參考時脈；

一計數器（counter），連接於該參考時脈產生器，用來根據該參考時脈計數該輸入訊號於該預定頻率間之週期數以得到該週期計數值；

一平均運算單元，連接於該計數器，用來平均複數個該週期計數值以產生該平均計數值。

一比較運算單元，連接於該計數器以及該比較運算單元，用來比較該一週期計數值與該平均計數值。
- 如申請專利範圍第 2 項所述之時脈訊號產生電路，其中該鎖相電路包含有：

一相位-頻率比較器，連結至該比較運算單元，接收該第一保護訊號，該輸入訊號以及該目標時脈訊號，用以依據該第一保護訊號之邏輯準位決定是否比較該輸入訊號以及該目標時脈訊號之相位用以輸出一控制訊號；

一迴路濾波器，連接於該相位-頻率比較器，用來接收該控制訊號，並依據該控制訊號輸出一控制電壓；以及

一壓控震盪器，連接於該迴路濾波器，用來依據該控制電壓調整所產生該目標時脈訊號之頻率。

4. 如申請專利範圍第 3 項所述之時脈訊號產生電路，其中更包含有一第二截波器，連接於該壓控震盪器與該相位-頻率比較器之間，用以截波該目標時脈訊號。
5. 如申請專利範圍第 3 項所述之時脈訊號產生電路，其中該迴路濾波器包含有一電壓提升電路，用以根據該控制訊號調整該控制電壓。
6. 如申請專利範圍第 1 項所述之時脈訊號產生電路，其中若該週期計數值與該平均計數值之差量不大於一臨界值，則該第一保護訊號會對應該第一邏輯準位。
7. 如申請專利範圍第 1 項所述之時脈訊號產生電路，其中若該週期計數值與該平均計數值之差量不大於一臨界值且連續數次，則該第一保護訊號會對應該第一邏輯準位。
8. 如申請專利範圍第 1 項所述之時脈訊號產生電路，其中若該週期計數值與該平均計數值之差量大於一臨界值，則該第一保護訊號會對應該第二邏輯準位。
9. 如申請專利範圍第 1 項所述之時脈訊號產生電路，其中若該週期計數值與該平均計數值之差量大於一臨界值且連續數次，則該第一保護訊號會對應該第二邏輯準位。
10. 如申請專利範圍第 1 項所述之時脈訊號產生電路，其中該時脈產生電路更包含有：
 - 一帶通濾波器，用來當該輸入訊號輸入該運算電路以及該鎖相電路前，控制該輸入訊號對應於一預定頻率範圍；
 - 一第一截波器，該截波器之輸入端連接於該帶通濾波電路，輸出端連接於該運算電路與該鎖相電路，用以截波該輸入訊號。
11. 如申請專利範圍第 1 項所述之時脈訊號產生電路，其中該輸入訊號為一光碟片之擺動訊號，而該目標時脈訊號為一擺動時脈。
12. 如申請專利範圍第 1 項所述之時脈訊號產生電路，其中該時脈訊號產生電路可應用於一光碟機，而該光碟機可為 DVD+R 光碟機或一 DVD+RW 光碟機。
13. 如申請專利範圍第 12 項所述之時脈訊號產生電路，其中該光碟機包含一位址資料解碼器，用以預測該輸入訊號形成相位調變之週期之時序，並於該時序前一預定時段產生一第二保護訊號來控制不調整該目標時脈訊號同步於該輸入訊號，用以維持該目標時脈訊號。

14. 一種時脈訊號產生方法，用來依據一相位調變之輸入訊號產生一非相位調變之目標時脈訊號，該時脈訊號產生方法包含有：
根據一第一保護訊號決定是否調整該輸入訊號以及該目標時脈訊號之相位同步用以輸出一控制訊號；
根據該控制訊號輸出一控制電壓；以及
依據該控制電壓調整該目標時脈訊號之頻率；
其中根據對應一預定頻率之參考時脈對該輸入訊號之週期計數以得到一週期計數值，將該週期計數值與一平均計數值比較，根據比較的結果決定該第一保護訊號之邏輯位準。
15. 如申請專利範圍第 14 項所述之時脈訊號產生方法，其中該第一保護訊號產生方法包含有：
產生一參考時脈，其中該參考時脈有一預定頻率；
根據該參考時脈計數該輸入訊號於該預定頻率間之週期數以得到一週期計數值；以及
比較該平均計數值與該週期計數值輸出該第一保護訊號；
其中該平均計數值為複數個該週期計數值之平均。
16. 如申請專利範圍第 15 項所述之時脈訊號產生方法，其中更包含有：
使用一初始值初始該平均計數值；以及
平均對應一預定數目之複數個週期計數值以設定該平均計數值；
其中當該平均計數值等於該初始值時，停止比較該平均計數值與對應該預定數目之複數個週期計數值。
17. 如申請專利範圍第 14 項所述之時脈訊號產生方法，其中當該第一保護訊號對應於一第一邏輯準位時，比較該輸入訊號與該目標時脈訊號來調整該目標時脈訊號同步於該輸入訊號，反之當該第一保護訊號對應於一第二邏輯準位時，以不調整該目標時脈訊號同步於該輸入訊號之方式維持該目標時脈訊號。
18. 如申請專利範圍第 17 項所述之時脈訊號產生方法，其中若一週期計數值與該平均計數值之差量大於一臨界值，則該第一保護訊號會對應該第二邏輯準位。
19. 如申請專利範圍第 17 項所述之時脈訊號產生方法，其中當該第一保護訊號對應該第二邏輯準位，且連續一預定數目之複數個週期計數值與該平均計數值之差量均大於一臨界值時，則該第一保護訊號會保持該第二邏輯準位。

20. 如申請專利範圍第 17 項所述之時脈訊號產生方法，其中若一週期計數值與該平均計數值之差量不大於一臨界值，則該第一保護訊號會對應該第一邏輯準位。
21. 如申請專利範圍第 17 項所述之時脈訊號產生方法，其中當該第一保護訊號對應該第二邏輯準位，且連續一預定數目之複數個週期計數值與該平均計數值之差量均不大於一臨界值時，則該第一保護訊號會由對應該第二邏輯準位轉變至對應該第一邏輯準位。
22. 如申請專利範圍第 14 項所述之時脈訊號產生方法，其中該輸入訊號為一光碟片之擺動訊號，而該目標時脈訊號為一擺動時脈。
23. 如申請專利範圍第 14 項所述之時脈訊號產生方法，其中該時脈訊號產生方法可應用於一光碟機中，而該光碟機可為一 DVD+R 光碟機或一 DVD+RW 光碟機。
24. 如申請專利範圍第 22 項所述之時脈訊號產生方法，其中更包含使用預測該輸入訊號形成相位調變之週期之時序，並於該時序前一預定時段產生一第二保護訊號來控制不調整該目標時脈訊號同步於該輸入訊號，用以維持該目標時脈訊號。

拾壹、圖式：